

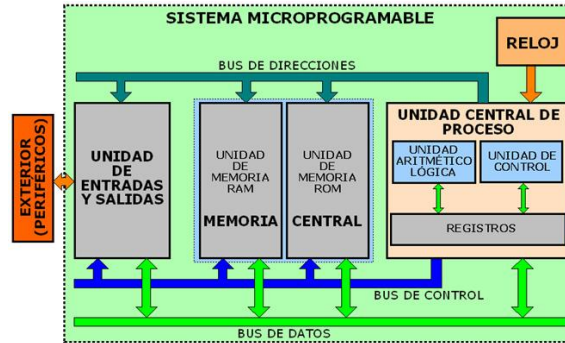
MICROCONTROLADORES (I)

Temario

- ▶ Conceptos Generales
- ▶ PIC16F84
- ▶ Memoria
- ▶ Registros
- ▶ Reloj
- ▶ Reset

Conceptos Generales

- ▶ Estructura de un sistema abierto basado en un microprocesador. La disponibilidad de los buses en el exterior, permite que se configure a la medida de la aplicación



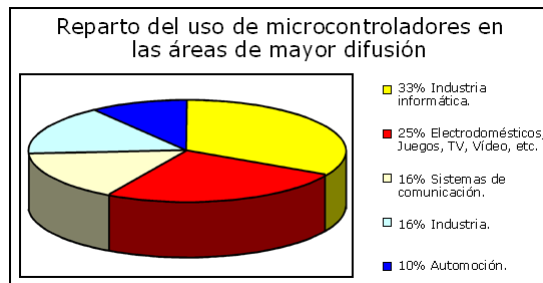
3

Microcontroladores (I)

EC2112

Conceptos Generales

- ▶ Las comunicaciones y los productos de consumo general absorben más de la mitad de la producción de microprocesadores. El resto se distribuye entre el sector automotor, las computadoras y la industria



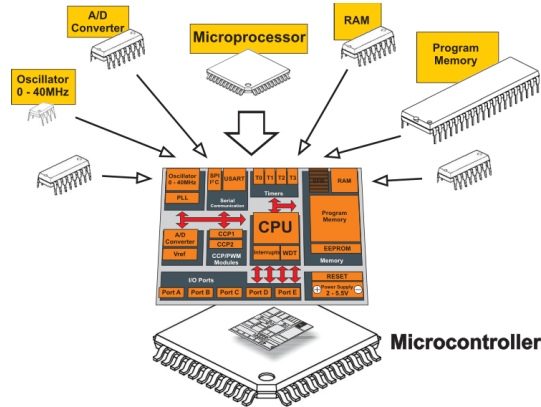
4

Microcontroladores (I)

EC2112

Conceptos Generales

- ▶ El microcontrolador es un sistema cerrado. Todas las partes del computador están contenidas en su interior y solo salen al exterior las líneas que gobiernan a los periféricos



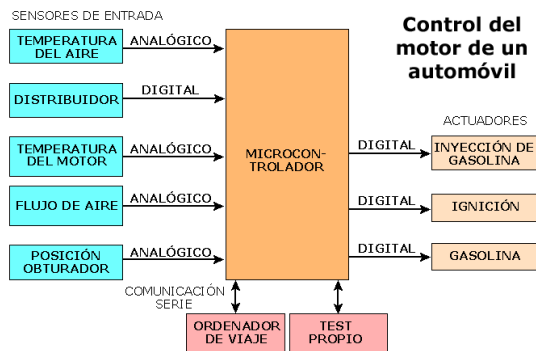
5

Microcontroladores (I)

EC2112

Conceptos Generales

- ▶ Cada fabricante ofrece un elevado número de modelos diferentes, donde es posible seleccionar la capacidad de memoria, el número de líneas de E/S, la cantidad de elementos auxiliares y la velocidad de funcionamiento



6

Microcontroladores (I)

EC2112

Conceptos Generales

- ▶ Las principales de un microcontrolador son:
 1. Procesador
 2. Memoria no volátil para contener los programas
 3. Memoria de lectura y escritura para guardar los datos
 4. Líneas de E/S para los controladores de periféricos:
 - a. Comunicación paralelo
 - b. Comunicación serie
 - c. Otros puertos de comunicación
 5. Recursos auxiliares:
 - a. Circuito de reloj
 - b. Conversores A/D y D/A
 - c. Protección ante fallos de alimentación
 - d. Estados de reposo o bajo consumo

7

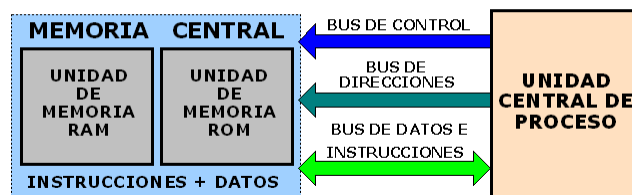
Microcontroladores (I)

EC2112

Conceptos Generales

- ▶ En la arquitectura de VON NEUMANN, el CPU se comunica a través de un sistema de buses con la memoria, donde se guardan las instrucciones y los datos

ARQUITECTURA VON NEUMANN



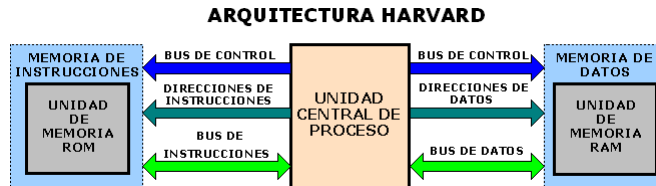
8

Microcontroladores (I)

EC2112

Conceptos Generales

- ▶ En la arquitectura HARVARD, la memoria de instrucciones y la de datos son independientes, lo que permite optimizar sus características y propiciar el paralelismo.

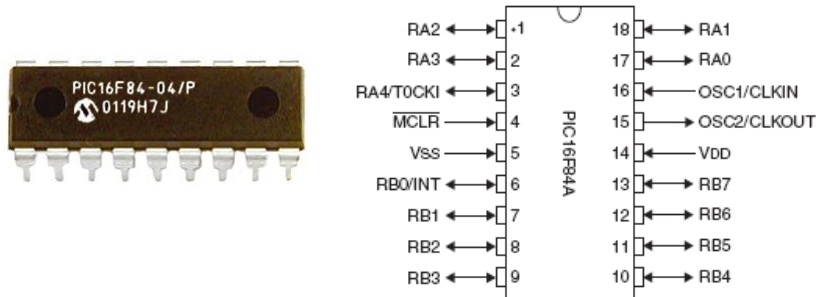


Conceptos Generales

- ▶ El alto rendimiento y la elevada velocidad que alcanzan los microcontroladores se debe fundamentalmente al uso de tres técnicas:
 1. Arquitectura HARVARD
 2. Arquitectura RISC (Computador con juego de instrucciones reducido) que permite tener un repertorio pequeño y simple donde la mayoría de las instrucciones se ejecutan en un solo ciclo de reloj
 3. Segmentación del procesamiento (pipe-line): descomposición del procesamiento en etapas para procesar una instrucción diferente en cada una de ellas y así poder trabajar en varias a la vez

PIC16F84

- Tienen un encapsulado de 18 pines: dos soportan la tensión de alimentación, dos reciben la señal del oscilador externo, otro para generar el reset. Los 13 terminales restantes actúan como líneas de E/S para controlar las aplicaciones



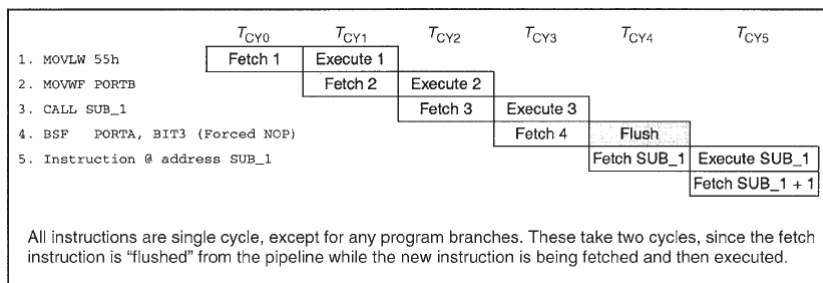
11

Microcontroladores (I)

EC2112

PIC16F84

- Los impulsos del reloj externo (OSC1) se dividen por 4 formando las señales Q_1 , Q_2 , Q_3 y Q_4 que configuran un ciclo de instrucción
- La segmentación permite solapar en el mismo ciclo la fase de ejecución de una instrucción y la búsqueda de la siguiente, excepto en las instrucciones de salto



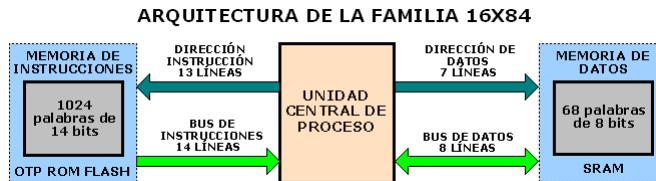
12

Microcontroladores (I)

EC2112

PIC16F84

- ▶ La arquitectura HARVARD aísla la memoria de datos y la de instrucciones, permitiendo que la longitud de las palabras de cada una sea la más adecuada



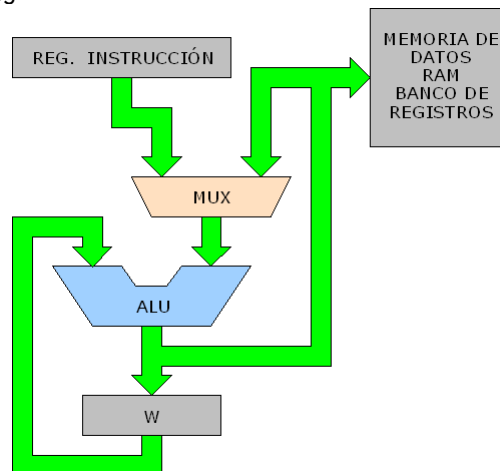
13

Microcontroladores (I)

EC2112

PIC16F84

- ▶ Una característica relevante del PIC es el manejo de un banco de registros para la ejecución de instrucciones



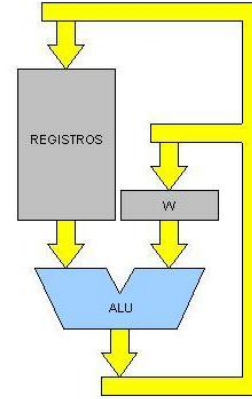
14

Microcontroladores (I)

EC2112

PIC16F84

- ▶ El ALU efectúa las operaciones lógico-aritméticas entre dos operandos
- ▶ W o registro de trabajo ("acumulador") que proporciona uno de los operandos. El otro operando proviene de registro de instrucciones o del bus de datos
- ▶ El resultado de la operación se guarda en W o en cualquier otro registro



MICROCONTROLADOR
PIC

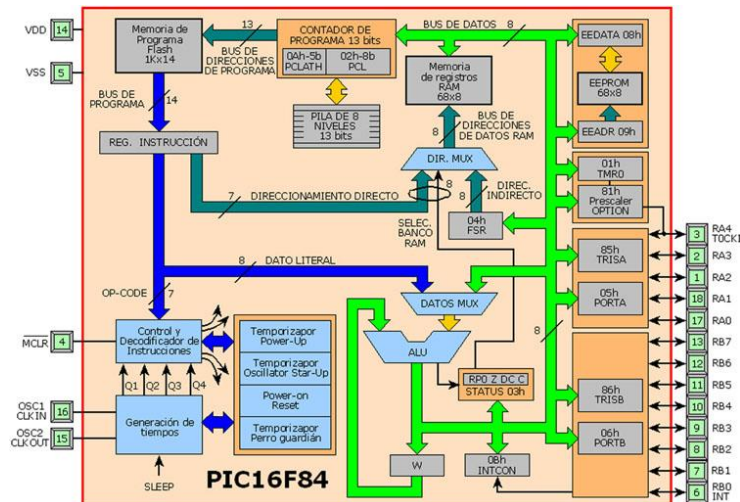
15

Microcontroladores (I)

EC2112

PIC16F84

- ▶ Arquitectura interna



16

Microcontroladores (I)

EC2112

Memoria

► Organización de la Memoria

Memory Function	Technology	Size	Volatile/Non-Volatile	Special Characteristics*
Program	Flash	1K × 14 bits	Non-volatile	10 000 erase/write cycles, typically
Data memory (file registers)	SRAM	68 bytes	Volatile	Retains data down to supply voltage of 1.5V
Data memory (EEPROM)	EEPROM	64 bytes	Non-volatile	10 000 000 erase/write cycles, typically
Stack	SRAM	8 × 13 bits	Volatile	

* Information obtained from full 16F84A data sheet [Ref. 2.1].

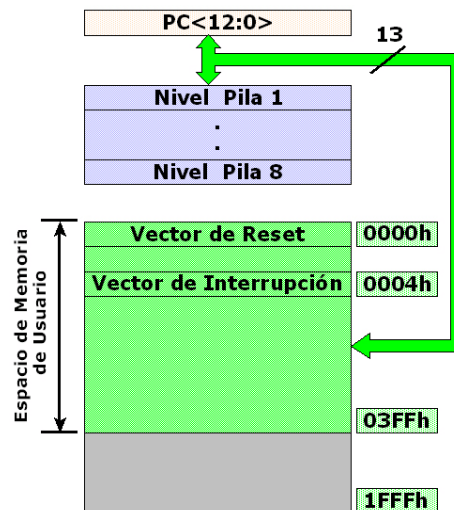
17

Microcontroladores (I)

EC2112

Memoria

► Mapa de memoria de programa (tipo FLASH)



18

Microcontroladores (I)

EC2112

Memoria

- ▶ El direccionamiento de la memoria se hace en base al PC (Contador del Programa) ligado a una Pila de 8 niveles de profundidad
- ▶ Fase de búsqueda: el PC facilita la dirección de memoria donde está la instrucción (cargándose en el registro de instrucciones) desde donde se transfiere al decodificador y a la Unidad de Control
- ▶ Los PIC tienen 1K palabras de 14 bits en la memoria del programa y aunque el PC dispone de 13 bits, en el direccionamiento solo emplea los 10 menos significativos

19

Microcontroladores (I)

EC2112

Memoria

- ▶ La memoria RAM de datos y funciones especiales se divide en dos bancos de 128 bytes cada uno.
- ▶ Las 12 primeras posiciones de cada banco se reservan a los Registros de Propósito Específico (SFR) y las 36 restantes a los de Propósito General (GPR)

Dir. de registro	BANCO 0	BANCO 1	Dir. de registro
00h	Dir. Ind. ¹	Dir. Ind. ¹	80h
01h	TMRO	OPTION	81h
02h	PCL	PCL	82h
03h	STATUS	STATUS	83h
04h	FSR	FSR	84h
05h	PORTA	TRISA	85h
06h	PORTB	TRISB	86h
07h	-	-	87h
08h	EEDATA	EECON1	88h
09h	EEADR	EECON2 ¹	89h
0Ah	PCLATH	PCLATH	8Ah
0Bh	INTCON	INTCON	8Bh
0Ch	68 REGISTROS DE PROPÓSITO GENERAL	MAPEADOS (ACCESO) EN EL BANCO 0	8Ch
4Fh			CFh
50h			D0h
7Fh			FFh

Localización de memoria no implementada, se lee como '0'

Nota 1: No es un registro físico

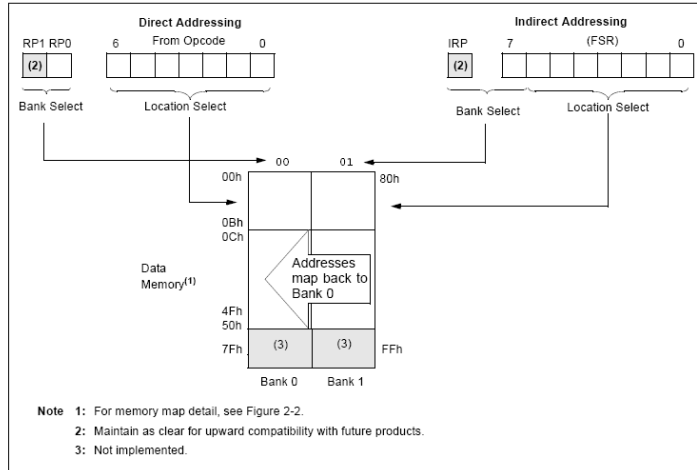
20

Microcontroladores (I)

EC2112

Memoria

- Direccionamiento de la memoria de datos (DIRECTO e INDIRECTO)



Registros

- El Registro de Estado:

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x	
IRP	RP1	RP0	TO	PD	Z	DC	C	
bit 7								bit 0

- bit 7-6 **Unimplemented:** Maintain as "0"
 - bit 5 **RP0:** Register Bank Select bits (used for direct addressing)
 01 = Bank 1 (80h - FFh)
 00 = Bank 0 (00h - 7Fh)
 - bit 4 **TO:** Time-out bit
 1 = After power-up, CLRWD⁽¹⁾ instruction, or SLEEP instruction
 0 = A WDT time-out occurred
 - bit 3 **PD:** Power-down bit
 1 = After power-up or by the CLRWD⁽¹⁾ instruction
 0 = By execution of the SLEEP instruction
 - bit 2 **Z:** Zero bit
 1 = The result of an arithmetic or logic operation is zero
 0 = The result of an arithmetic or logic operation is not zero
 - bit 1 **DC:** Digit Carry/borrow bit (ADDWF, ADDLW, SUBLW, SUBWF instructions) (for borrow, the polarity is reversed)
 1 = A carry-out from the 4th low order bit of the result occurred
 0 = No carry-out from the 4th low order bit of the result
 - bit 0 **C:** Carry/borrow bit (ADDWF, ADDLW, SUBLW, SUBWF instructions) (for borrow, the polarity is reversed)
 1 = A carry-out from the Most Significant Bit of the result occurred
 0 = No carry-out from the Most Significant Bit of the result occurred
- Note:** A subtraction is executed by adding the twos complement of the second operand. For rotate (RRF, RLF) instructions, this bit is loaded with either the high or low order bit of the source register.

Registros

► Registro de configuración

R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u
CP	CP	CP	CP	CP	CP	CP	CP	CP	CP	CP	PWRTÉ	WDTE	F0SC1	F0SC0
bit13											bit0			

bit 13-4	CP: Code Protection bit 1 = Code protection disabled 0 = All program memory is code protected
bit 3	PWRTÉ: Power-up Timer Enable bit 1 = Power-up Timer is disabled 0 = Power-up Timer is enabled
bit 2	WDTE: Watchdog Timer Enable bit 1 = WDT enabled 0 = WDT disabled
bit 1-0	FOSC1:FOSC0: Oscillator Selection bits 11 = RC oscillator 10 = HS oscillator 01 = XT oscillator 00 = LP oscillator

23

Microcontroladores (I)

EC2112

Registros

► Registro de la memoria programable

U-0	U-0	U-0	R/W-0	R/W-x	R/W-0	R/S-0	R/S-0
—	—	—	EEIF	WRERR	WREN	WR	RD
bit 7			bit 0				

bit 7-5	Unimplemented: Read as '0'
bit 4	EEIF: EEPROM Write Operation Interrupt Flag bit 1 = The write operation completed (must be cleared in software) 0 = The write operation is not complete or has not been started
bit 3	WRERR: EEPROM Error Flag bit 1 = A write operation is prematurely terminated (any MCLR Reset or any WDT Reset during normal operation) 0 = The write operation completed
bit 2	WREN: EEPROM Write Enable bit 1 = Allows write cycles 0 = Inhibits write to the EEPROM
bit 1	WR: Write Control bit 1 = Initiates a write cycle. The bit is cleared by hardware once write is complete. The WR bit can only be set (not cleared) in software. 0 = Write cycle to the EEPROM is complete
bit 0	RD: Read Control bit 1 = Initiates an EEPROM read RD is cleared in hardware. The RD bit can only be set (not cleared) in software. 0 = Does not initiate an EEPROM read

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'	
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

24

Microcontroladores (I)

EC2112

Registros

▶ Registro de opciones

	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	
	RBP0	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
	bit 7						bit 0	
bit 7	RBP0: PORTB Pull-up Enable bit 1 = PORTB pull-ups are disabled 0 = PORTB pull-ups are enabled by individual port latch values							
bit 6	INTEDG: Interrupt Edge Select bit 1 = Interrupt on rising edge of RBP0/INT pin 0 = Interrupt on falling edge of RBP0/INT pin							
bit 5	T0CS: TMR0 Clock Source Select bit 1 = Transition on RA4/T0CKI pin 0 = Internal instruction cycle clock (CLKOUT)							
bit 4	T0SE: TMR0 Source Edge Select bit 1 = Increment on high-to-low transition on RA4/T0CKI pin 0 = Increment on low-to-high transition on RA4/T0CKI pin							
bit 3	PSA: Prescaler Assignment bit 1 = Prescaler is assigned to the WDT 0 = Prescaler is assigned to the Timer0 module							
bit 2-0	PS2:PS0: Prescaler Rate Select bits							
	Bit Value	TMR0 Rate	WDT Rate					
	000	1 : 2	1 : 1					
	001	1 : 4	1 : 2					
	010	1 : 8	1 : 4					
	011	1 : 16	1 : 8					
	100	1 : 32	1 : 16					
	101	1 : 64	1 : 32					
	110	1 : 128	1 : 64					
	111	1 : 256	1 : 128					

Legend:		
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared x = Bit is unknown

Registros

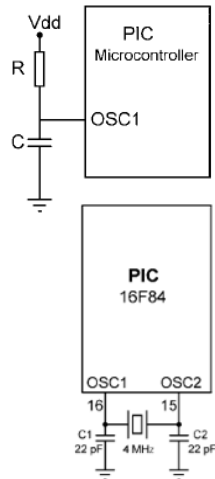
▶ Registro de interrupciones

	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x	
	GIE	EEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF
	bit 7						bit 0	
bit 7	GIE: Global Interrupt Enable bit 1 = Enables all unmasked interrupts 0 = Disables all interrupts							
bit 6	EEIE: EE Write Complete Interrupt Enable bit 1 = Enables the EE Write Complete Interrupts 0 = Disables the EE Write Complete Interrupt							
bit 5	T0IE: TMR0 Overflow Interrupt Enable bit 1 = Enables the TMR0 interrupt 0 = Disables the TMR0 interrupt							
bit 4	INTE: RBP0/INT External Interrupt Enable bit 1 = Enables the RBP0/INT external interrupt 0 = Disables the RBP0/INT external interrupt							
bit 3	RBIE: RB Port Change Interrupt Enable bit 1 = Enables the RB port change interrupt 0 = Disables the RB port change interrupt							
bit 2	T0IF: TMR0 Overflow Interrupt Flag bit 1 = TMR0 register has overflowed (must be cleared in software) 0 = TMR0 register did not overflow							
bit 1	INTF: RBP0/INT External Interrupt Flag bit 1 = The RBP0/INT external interrupt occurred (must be cleared in software) 0 = The RBP0/INT external interrupt did not occur							
bit 0	RBIF: RB Port Change Interrupt Flag bit 1 = At least one of the RB7:RB4 pins changed state (must be cleared in software) 0 = None of the RB7:RB4 pins have changed state							

Legend:		
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared x = Bit is unknown

Reloj

- Circuito externo para generar el RELOJ del PIC



C	R	Frequency
20 pF	5 K	4.61 MHz
	10 K	2.66 MHz
	100 K	311 kHz
100 pF	5 K	1.34 MHz
	10 K	756 kHz
	100 K	82.8 kHz
300 pF	5 K	428 kHz
	10 K	243 kHz

Mode	Frequency	C1, C2
LP	32 kHz	68-100 pF
LP	200 kHz	15-33 pF
XT	100 kHz	100-150 pF
XT	2 MHz	15-33 pF
XT	4 MHz	15-33 pF
HS	4 MHz	15-33 pF
HS	10 MHz	15-33 pF

27

Microcontroladores (I)

EC2112

Reloj

- Los PIC admiten 4 tipos de osciladores externos para aplicarles la frecuencia de funcionamiento:
 1. Oscilador tipo RC: formado por una resistencia y un condensador que permite trabajar a 80 KHz y 625 KHz
 2. Oscilador tipo HS: formado por un cristal de cuarzo y un par de condensadores que permiten trabajar entre 4 y 10 MHz
 3. Oscilador tipo XT: formado por un cristal de cuarzo y un par de condensadores que permiten trabajar entre 100 KHz y 4 MHz
 4. Oscilador tipo LP: formado por un cristal de cuarzo y un par de condensadores que permiten trabajar entre 35 KHz y 200 KHz

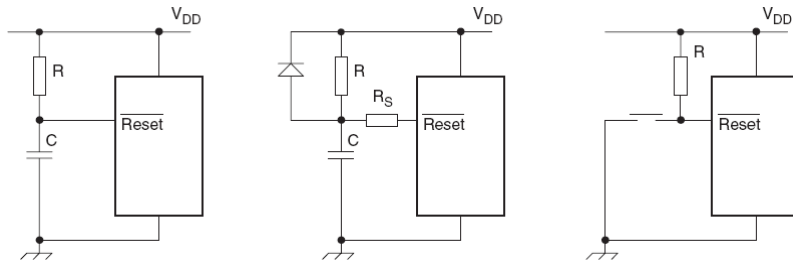
28

Microcontroladores (I)

EC2112

Reset

- ▶ Circuitos externos para generar un RESET



Bibliografía

- ▶ Microcontroladores PIC: diseño práctico de aplicaciones. José María Angulo. Editorial McGraw Hill
- ▶ Microchip 16F84 Datasheet